



PATENT ABSTRACTS OF JAPAN

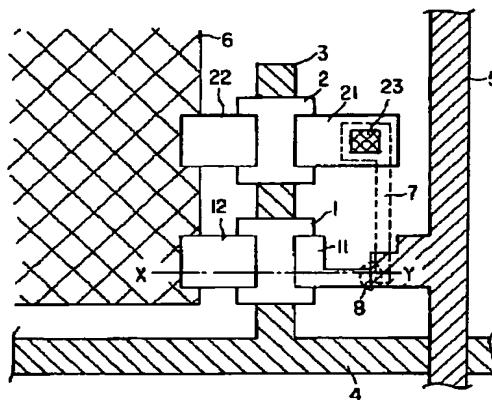
(11) Publication number: **09090408 A**(43) Date of publication of application: **04.04.97**

(51) Int. Cl.

G02F 1/136(21) Application number: **07250547**(22) Date of filing: **28.09.95**(71) Applicant: **TOSHIBA CORP**(72) Inventor: **HIGUCHI TOYOKI****(54) LIQUID CRYSTAL DISPLAY ELEMENT****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a liquid crystal display device capable of quickly changing over a defective switching element to a normal one with a simplified method.

SOLUTION: This element is provided with a first switching element 1 connected to a first and a second signal lines 4, 5 and a pixel electrode 6, and a second switching element 2 connected to the first signal line 4 and the pixel electrode 6 and connected to a prescribe metal 7 and connection part 8 between the first switching element 1 and the second signal line 5 via a prescribed insulating film. Then, the second switching element 2 and the second signal line 5 are connected to each other by cutting the connection part 8 melting the insulating film.



COPYRIGHT: (C)1997,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 9 - 9 0 4 0 8

(43) 公開日 平成9年(1997)4月4日

(51) Int. Cl.[°] 識別記号 庁内整理番号 F I 技術表示箇所
G 0 2 F 1/136 5 0 0 G 0 2 F 1/136 5 0 0

審査請求 未請求 請求項の数 4

O L

(全 8 頁)

(21) 出願番号 特願平7-250547

(22) 出願日 平成7年(1995)9月28日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 樋口 豊喜

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝横浜事業所内

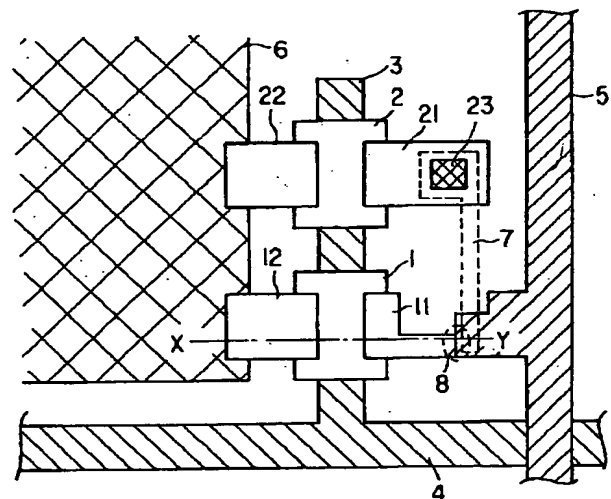
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 液晶表示素子

(57) 【要約】

【課題】 不良となったスイッチング素子を正常なものへ、簡易な手法で速やかに切り替え可能な液晶表示素子を提供すること。

【解決手段】 第1および第2の信号線(4, 5)と画素電極(6)とに接続されている第1のスイッチング素子(1)と、前記第1の信号線(4)と前記画素電極(6)とに接続されているとともに、所定の金属(7)および所定の絶縁膜を介して前記第1のスイッチング素子(1)と前記第2の信号線(5)との接続部分(8)に接続されている第2のスイッチング素子(2)と、を備え、前記接続部分(8)を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子(2)と前記第2の信号線(5)とを接続可能にした。



【特許請求の範囲】

【請求項1】 所定の基板上に交差するように形成された第1および第2の信号線に接続され、かつ所定の画素電極に接続されたスイッチング素子を有する液晶表示素子において、

前記第1および第2の信号線と前記画素電極とに接続されている第1のスイッチング素子と、

前記第1の信号線と前記画素電極とに接続されているとともに、所定の金属および所定の絶縁膜を介して前記第1のスイッチング素子と前記第2の信号線との接続部分に接続されている第2のスイッチング素子と、を備え、前記接続部分を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子と前記第2の信号線とを接続可能にしたことを特徴とする液晶表示素子。

【請求項2】 所定の基板上に交差するように形成された第1および第2の信号線に接続され、かつ所定の画素電極に接続されたスイッチング素子を有する液晶表示素子において、

前記第1および第2の信号線と前記画素電極とに接続されている第1のスイッチング素子と、

前記第1および第2の信号線に接続されているとともに、所定の金属および所定の絶縁膜を介して前記第1のスイッチング素子と前記画素電極との接続部分に接続されている第2のスイッチング素子と、を備え、前記接続部分を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子と前記画素電極とを接続可能にしたことを特徴とする液晶表示素子。

【請求項3】 所定の基板上に交差するように形成された第1および第2の信号線に接続され、かつ所定の画素電極に接続されたスイッチング素子を有する液晶表示素子において、

前記第1および第2の信号線と前記画素電極とに接続されている第1のスイッチング素子と、

前記第1の信号線に接続されているとともに、第1の所定の金属および所定の絶縁膜を介して前記第1のスイッチング素子と前記第2の信号線との第1接続部分に接続されているとともに、第2の所定の金属および前記所定の絶縁膜を介して前記第1のスイッチング素子と前記画素電極との第2接続部分に接続されている第2のスイッチング素子と、を備え、

前記各接続部分を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子と前記第2の信号線および前記第2のスイッチング素子と前記画素電極とを接続可能にしたことを特徴とする液晶表示素子。

【請求項4】 前記接続部分の切断および前記絶縁膜の溶融は、前記接続部分へのレーザの照射により行なうことを特徴とする請求項1乃至3のいずれかに記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、TFTアレイを形成して製造するアクティブマトリクス型の液晶表示素子に関する。

【0002】

【従来の技術】 近年液晶を用いた表示素子は、テレビの画面やグラフィックディスプレイ等を指向した大容量で高密度のものが盛んに開発、実用化されている。この種の液晶表示素子には、表示電極に電圧を時分割的に印加して液晶を駆動するシンプルマトリクス型液晶表示素子がある。しかし最近はこのシンプルマトリクス型ばかりでなく、より高い画質を得るために各画素毎に能動素子を組込んだアクティブマトリクス型と呼ばれる液晶表示素子の開発が進められている。

【0003】 このアクティブマトリクス型液晶表示素子における能動素子としては、薄膜トランジスタ(TFT: Thin Film Transistor)や薄膜ダイオードが使われている。しかし、液晶表示素子を形成するプロセスで前記能動素子に不良が発生すると、実際に表示を行なった際に点状あるいは線状の欠陥となり、表示素子としての品質上の問題が生じる。特に点欠陥が生じると、表示素子自身完全な不良品とはならないまでも、表示品位を著しく落としてしまう。そのため、望ましくはこの種の欠陥はゼロであるべきであり、製造プロセス上あるいは設計パターン上この点欠陥を救済する手段が各種工夫されている。

【0004】

【発明が解決しようとする課題】 しかしながら各種の工夫が成されるものの、以下のような問題があるため欠陥の救済が困難なものとなっている。

(1) 例えば、一つの画素において常時複数のトランジスタを動作させるようにすると、例えばトランジスタが1個となった画素と複数のままの画素とで動作条件が異なり、表示素子として長期的な信頼性の低下を招く。

(2) 複数のトランジスタを作り込むプロセスにおいて、不良となったトランジスタから正常なトランジスタに切り替えるには、不良のトランジスタを切り離してから予備のトランジスタを接続することになる。このため多くの手続きが必要になり、生産性、補修歩留まりが悪くなる。

【0005】 このように、上述したような欠陥の救済は未だ完全には行なわれていない現況である。本発明の目的は、不良となったスイッチング素子を正常なものへ、簡易な手法で速やかに切り替え可能な液晶表示素子を提供することにある。

【0006】

【課題を解決するための手段】 上記課題を解決し目的を達成するために、本発明の液晶表示素子は以下の如く構成されている。

(1) 本発明の液晶表示素子は、所定の基板上に交差するように形成された第1および第2の信号線に接続され、かつ所定の画素電極に接続されたスイッチング素子を有する液晶表示素子において、前記第1および第2の信号線と前記画素電極とに接続されている第1のスイッチング素子と、前記第1の信号線と前記画素電極とに接続されているとともに、所定の金属および所定の絶縁膜を介して前記第1のスイッチング素子と前記第2の信号線との接続部分に接続されている第2のスイッチング素子と、を備え、前記接続部分を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子と前記第2の信号線とを接続可能にした。

(2) 本発明の液晶表示素子は、所定の基板上に交差するように形成された第1および第2の信号線に接続され、かつ所定の画素電極に接続されたスイッチング素子を有する液晶表示素子において、前記第1および第2の信号線と前記画素電極とに接続されている第1のスイッチング素子と、前記第1および第2の信号線に接続されているとともに、所定の金属および所定の絶縁膜を介して前記第1のスイッチング素子と前記画素電極との接続部分に接続されている第2のスイッチング素子と、を備え、前記接続部分を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子と前記画素電極とを接続可能にした。

(3) 本発明の液晶表示素子は、所定の基板上に交差するように形成された第1および第2の信号線に接続され、かつ所定の画素電極に接続されたスイッチング素子を有する液晶表示素子において、前記第1および第2の信号線と前記画素電極とに接続されている第1のスイッチング素子と、前記第1の信号線に接続されているとともに、第1の所定の金属および所定の絶縁膜を介して前記第1のスイッチング素子と前記第2の信号線との第1接続部分に接続されているとともに、第2の所定の金属および前記所定の絶縁膜を介して前記第1のスイッチング素子と前記画素電極との第2接続部分に接続されている第2のスイッチング素子と、を備え、前記各接続部分を切断するとともに前記絶縁膜を溶融することにより、前記第2のスイッチング素子と前記第2の信号線および前記第2のスイッチング素子と前記画素電極とを接続可能にした。

(4) 本発明の液晶表示素子は上記(1)乃至(3)のいずれかに記載の素子であって、かつ前記接続部分の切断および前記絶縁膜の溶融は、前記接続部分へのレーザの照射により行なう。

【0007】上記手段(1)乃至(4)を講じた結果、それぞれ次のような作用が生じる。

(1) 本発明の液晶表示素子は、第1のスイッチング素子と第2の信号線との接続部分を切断するとともに絶縁膜を溶融することにより、第2のスイッチング素子と前記第2の信号線とを接続可能にしたので、初期から動作

しており不良となった前記第1のスイッチング素子例えばトランジスタを、簡単な処理で速やかに前記第2のスイッチング素子へ切替えることができる。これにより液晶表示素子製造上の補修歩留まり、スループットが向上する。また、補修部分が前記接続部分一カ所であるので、補修に必要とするスペースが小さくて済み、一画素の開口率を高く維持することができる。したがって、画素欠陥の無い高品位の液晶表示素子を高い生産性で製造することができる。

(2) 本発明の液晶表示素子は、第1のスイッチング素子と画素電極との接続部分を切断するとともに絶縁膜を溶融することにより、第2のスイッチング素子と前記画素電極とを接続可能にしたので、初期から動作しており不良となった前記第1のスイッチング素子例えばトランジスタを、簡単な処理で速やかに前記第2のスイッチング素子へ切替えることができる。これにより液晶表示素子製造上の補修歩留まり、スループットが向上する。また、補修部分が前記接続部分一カ所であるので、補修に必要とするスペースが小さくて済み、一画素の開口率を高く維持することができる。したがって、画素欠陥の無い高品位の液晶表示素子を高い生産性で製造することができる。

(3) 本発明の液晶表示素子は、第1のスイッチング素子と第2の信号線との接続部分および前記第1のスイッチング素子と画素電極との接続部分を切断するとともに、絶縁膜を溶融することにより、第2のスイッチング素子と前記第2の信号線および前記第2のスイッチング素子と前記画素電極とを接続可能にしたので、初期から動作しており不良となった前記第1のスイッチング素子例えばトランジスタを、簡単な処理で速やかに前記第2のスイッチング素子へ切替えられる。これにより液晶表示素子製造上の補修歩留まり、スループットが向上する。また、補修部分が前記各接続部分の二カ所であるので、補修に必要とするスペースが小さくて済み、一画素の開口率を高く維持することができる。したがって、画素欠陥の無い高品位の液晶表示素子を高い生産性で製造することができる。

(4) 本発明の液晶表示素子は、前記接続部分の切断および前記絶縁膜の溶融は、前記接続部分へのレーザの照射により行なうので、レーザを前記接続部分へ1回照射するだけで前記接続部分の切断および前記絶縁膜の溶融が行なえ、これによりスイッチング素子の切替えが可能となり、補修作業の効率が向上する。

【0008】

【発明の実施の形態】

(第1の実施の形態) 図1は、本発明の第1の実施の形態に係るTFT-LCD (Thin Film Deposition-LCD) における、1画素のトランジスタ部分を示した平面図である。当該TFT-LCDは、所定の基板上に複数の表示信号線と複数の走査信号

5

線とがそれぞれ交差するように形成されており、その交差した各部分にトランジスタからなるスイッチング素子が形成されている。当該TFT-LCDは図1に示すように、一つの画素に二つのトランジスタ1、2が作り込まれている。なお図1は、1本の表示信号線4と1本の走査信号線5とが交差する部分の拡大図である。

【0009】図1において、トランジスタ1は当該TFT-LCDにおいて初期から動作するよう備えられており、トランジスタ2はトランジスタ1が不良となった際に動作するよう、予備として備えられている。なお、トランジスタ1および2はゲート電極3を共有しており、このゲート電極3は走査信号線4に接続されている。

【0010】トランジスタ1のドレイン電極11は表示信号線5に接続されており、トランジスタ1のソース電極12は画素電極6に接続されている。一方、トランジスタ2のソース電極22は画素電極6に接続されているが、トランジスタ2のドレイン電極21は表示信号線5に接続されていない。ただし、このドレイン電極21はスルーホール23により、図示しない層間絶縁膜（後述する図3に示すゲート絶縁膜32）の下にある金属線7（ゲート電極3と同じ金属からなる）の一端に接続されている。この金属線7の他端は、トランジスタ1のドレイン電極11と表示信号線5との接続部分8の下に、前記層間絶縁膜を介して重なるように設置されている。すなわち、ドレイン電極11と表示信号線5との接続部分8が上層の金属部、金属線7が下層の金属部となり、前記上層の金属部と前記下層の金属部との間に前記層間絶縁膜が設置されている。

【0011】図2は、図1に示したトランジスタ部分の等価回路を示す図である。図2においてトランジスタ1および2のゲート電極は走査信号線4に接続されている。またトランジスタ1および2のソース電極は画素電極6に接続されている。さらに、トランジスタ1のドレイン電極は表示信号線5に接続され、トランジスタ2のドレイン電極は図1に示した金属線7により表示信号線5と接続可能になっている。

【0012】このような構成により、当該TFT-LCDを形成するプロセスにおいてトランジスタ1が不良となった際、照射強度が適切に調整されかつその直径が接続部分8のドレイン電極11の幅より広いYAGレーザを接続部分8へ照射することにより、トランジスタ1のドレイン電極11と表示信号線5の接続部分8が切断される。それと同時に、上層の金属部である表示信号線5と上記層間絶縁膜が熔融し、表示信号線5と下層の金属部である金属線7が接続される。これにより、結果的にトランジスタ2のドレイン電極21と表示信号線5との接続が行なわれる。このようにレーザにより一カ所の照射を行なうだけで、不良となったトランジスタ1から正常なトランジスタ2への切り替えを行なうことができる。

6

【0013】図3は、図1に示したTFT-LCDの1画素のトランジスタ部分における、X-Y線での断面図である。なお図3における各層の厚さは、便宜上認識し易いよう図示している。絶縁基板31上にはゲート電極3、金属線7および図示しない表示信号線（図1に示した表示信号線5）が形成されている。そして、これら絶縁基板31、ゲート電極3、金属線7および前記表示信号線はゲート絶縁膜32により覆われている。また、ゲート絶縁膜32の上に画素電極6が配置している。

【0014】ゲート電極3の上部に相当するゲート絶縁膜32の上には、a-Si膜33が覆われており、このa-Si膜33の中央部の上にエッチング保護膜34が配置している。そしてこのエッチング保護膜34の周辺部とエッチング保護膜34に覆われていないa-Si膜33に、n+a-Si膜35が覆われている。このn+a-Si膜35のうち画素電極6側のn+a-Si膜35にはソース電極12が覆われており、さらにこのソース電極12はゲート絶縁膜32の一部および画素電極6の一部を覆っている。また金属線7側のn+a-Si膜35にはドレイン電極11が覆われており、さらにこのドレイン電極11はゲート絶縁膜32を覆っている。

【0015】そして、エッチング保護膜34の中央部、ソース電極12、画素電極6およびドレイン電極11をパッシベーション膜36が覆っており、さらにこのパッシベーション膜36を配向膜37が覆っている。また、対向基板である絶縁基板41はITO膜40を介して配向膜38に覆われており、配向膜37と配向膜38との間には液晶39が注入されている。

【0016】図4は、上記TFT-LCDの製造プロセスを示すフローチャートである。以下、図4に基づき当該TFT-LCDの製造プロセスを説明する。まず、ステップS1で絶縁基板31上にスパッタ法によりタンタル膜を3000オングストローム成膜した後、ステップS2でこのタンタル膜を所定の形状にフォトリソグラフィ（PEP: Photo Engraving Process）することにより、ゲート電極3と図1に示した走査信号線4を形成する（1st PEP）。

【0017】次にステップS3で、SiO_xからなるゲート絶縁膜32を3500オングストローム、TFTのチャネル領域となるa-Si膜33を500オングストローム、各々プラズマCVD（Chemical Vapor Deposition）法で基板全体に被膜する。また同様に、SiN_xからなるエッチング保護膜34をプラズマCVD法で1500オングストローム被膜する。その後ステップS4で、エッチング保護膜34のみを図3に示すような所定の形状にフォトリソグラフィにより加工する（2nd PEP）。

【0018】続いてステップS5で、n+型a-Si膜35を500オングストローム被膜し、その後ステップS6で、n+型a-Si膜35と共にa-Si膜33を

図3に示すような所定の形状に加工(3rd PEP)する。その後、ステップS7でITO膜をスパッタ法で1000オングストローム被膜し、ステップS8でフォト・エッチングにより透明な画素電極6として加工する(4th PEP)。

【0019】次にステップS9で、ゲート層パターンにおける他層との電氣的接続をする箇所をフォト・エッチングにより形成する(5th PEP)。次にステップS10で、アルミニウムをスパッタ法で5000オングストローム被膜し、ステップS11で、フォト・エッチングにより図1に示した表示信号線5、ソース電極12、ドレイン電極11を加工する(6th PEP)。その後ステップS12で、SiNxのパッシベーション膜36を2000オングストローム被膜した後、ステップS13でフォト・エッチングにより所定の形状に加工する(7th PEP)。

【0020】そしてステップS14で、完成したTFTアレイ基板を検査し、当該トランジスタ部の不良箇所を特定する。その後ステップS15で、上述したようにYAGレーザで不良となったトランジスタ1を切り放し、同時に予備のトランジスタ2を接続する。このとき、レーザの径は表示信号線5とドレイン電極11を接続する線幅より(少なくともドレイン電極11側においては)大きく、またレーザの中心位置は予備のトランジスタ2につながる金属線7より外側(ドレイン電極11側)とする。これにより、切断されたトランジスタ1のドレイン電極11が、下の金属線7に接触することを防止する。

【0021】その後ステップS16で、配向膜37を形成してアレイ基板が完成する。それとともに、新たな絶縁基板41上に共通電極としてITO膜40を1000オングストローム被膜しさらに配向膜38を形成した対向基板を用意する。そしてこの対向基板を前記アレイ基板に貼り合わせ、前記対向基板と前記アレイ基板との間に液晶39を注入することにより、アクティブマトリクス型液晶表示素子であるTFT-LCDが完成する。

【0022】(第2の実施の形態)本第2の実施の形態におけるTFT-LCDの1画素のトランジスタ部分は、図1に示したトランジスタ2のドレイン電極21が表示信号線5に接続されており、ソース電極22は画素電極6に接続されていないものとする。

【0023】また上記第1の実施の形態では、補修部分を表示信号線5とドレイン電極11との接続部分8としたが、本第2の実施の形態では、画素電極6とソース電極12との接続部分とする。そして、上記第1の実施の形態にてドレイン電極21側に設けられているスルーホール23および金属線7をドレイン電極21側に設けず、同様のスルーホールをソース電極22へ設け、ソース電極22を前記スルーホールにより、上記層間絶縁膜(図3に示すゲート絶縁膜32)の下に設置する所定の

金属線の一端に接続する。さらに前記金属線他端をトランジスタ1のソース電極12と画素電極6との接続部分の下に前記層間絶縁膜を介して重なるように設置する。

【0024】このような構成により、トランジスタ1が不良となった際、適切に調整された照射強度のYAGレーザを前記接続部分へ照射することにより、トランジスタ1のソース電極12と画素電極6の接続部分が切断される。それと同時に、上層の金属部である画素電極6と上記層間絶縁膜が溶融し、画素電極6と下層の金属部である前記金属線が接続される。これにより、結果的にトランジスタ2のソース電極22と画素電極6との接続が行なわれる。

【0025】(第3の実施の形態)本第3の実施の形態におけるTFT-LCDの1画素のトランジスタ部分は、図1に示したと同様トランジスタ2のドレイン電極21が表示信号線5に接続されていないとともに、上記第2の実施の形態と同様ソース電極22が画素電極6に接続されていないものとする。

【0026】また上記第1の実施の形態では、補修部分を表示信号線5とドレイン電極11との接続部分8とし、上記第2の実施の形態では、補修部分を画素電極6とソース電極12との接続部分としたが、本第3の実施の形態における補修部分は上記第1および第2の実施の形態に示した両方の補修部分とする。そして、上記第1の実施の形態にて示したスルーホール23および金属線7をドレイン電極21側に設けるとともに、上記第2の実施の形態に示したと同様のスルーホールおよび金属線をソース電極22側へ設ける。

【0027】このような構成により、トランジスタ1が不良となった際、適切に調整された照射強度のYAGレーザを上記した二つの接続部分へ照射することにより、トランジスタ1のドレイン電極11と表示信号線5との接続部分およびソース電極12と画素電極6との接続部分が切断される。これにより、結果的にトランジスタ2のドレイン電極21と表示信号線5との接続およびソース電極22と画素電極6との接続が行なわれる。

【0028】なお、本発明は上記各実施の形態に限定されず、要旨を変更しない範囲で適宜変形して実施できる。

(変形例)

(1) 第1の実施の形態に示した金属線7はゲート電極3と同じ金属からなるとしたが、異なる金属であっても問題はない。

(2) 二つのトランジスタ1、2のゲート電極3は、上記各実施の形態のように必ずしも共有する必要はなく、全く別個に設置してもよい。

(3) 第1の実施の形態では、検査・補修する工程をTFTアレイ基板完成直後としたが、TFT-LCDが完成した後の表示検査で行なってもよい。また、TFTアレイ

9

イ基板の完成前でもトランジスタが動作できるようになった後であればよい。

(4) また、照射するレーザの形状は必ずしも円である必要はなく、楕円や、より細い径のレーザをスキャンして照射してもよい。レーザの種類もYAGレーザに限らず、炭酸ガスレーザ等を用いてもよい。

【0029】

【発明の効果】本発明によれば、不良となったスイッチング素子を正常なものへ、簡易な手法で速やかに切り替え可能な液晶表示素子を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るTFT-LCDにおける、1画素のトランジスタ部分を示した平面図。

【図2】本発明の第1の実施の形態に係るトランジスタ部分の等価回路を示す図。

10

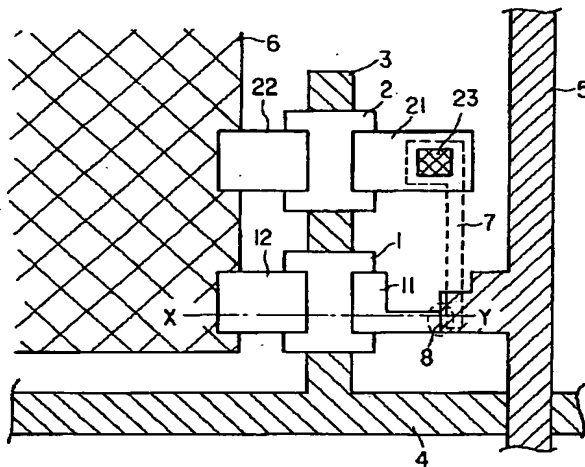
【図3】本発明の第1の実施の形態に係るTFT-LCDの1画素のトランジスタ部分における、X-Y線での断面図。

【図4】本発明の第1の実施の形態に係るTFT-LCDの製造プロセスを示すフローチャート。

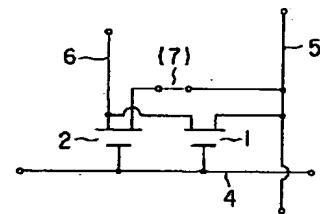
【符号の説明】

1…トランジスタ、2…トランジスタ、3…ゲート電極、4…走査信号線、5…表示信号線、6…画素電極、7…金属線、8…接続部分、11…ドレイン電極、12…ソース電極、21…ドレイン電極、22…ソース電極、23…スルーホール、31…絶縁基板、32…ゲート絶縁膜、33…a-Si膜、34…エッチング（チャネル）保護膜、35…n+a-Si膜、36…パッシベーション膜、37…配向膜、38…配向膜、39…液晶、40…ITO膜、41…絶縁基板。

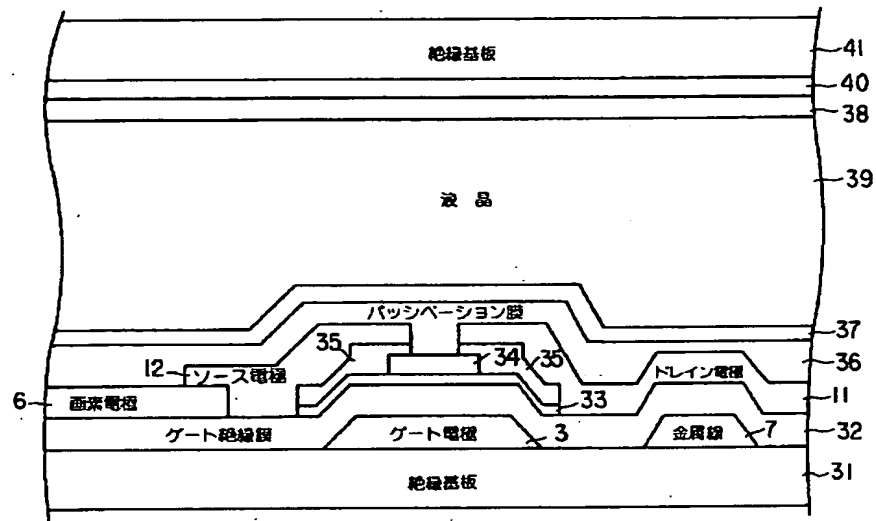
【図1】



【図2】



【図3】



【図4】

